

**Московский Государственный Технический Университет
им. Н.Э. Баумана**

Попов А.Ю.

Организация ЭВМ

**Методические указания
для выполнения лабораторных работ
по курсу «Организация ЭВМ»
специальности «Вычислительные машины, комплексы, системы и сети».**

Москва, 2010

Работа №2. ПРОЕКТИРОВАНИЕ УСТРОЙСТВ УПРАВЛЕНИЯ НА ОСНОВЕ ПЛИС

Цель работы: закрепление на практике теоретических знаний о способах реализации устройств управления, исследование способов организации узлов ЭВМ, освоение принципов проектирования цифровых устройств на основе ПЛИС.

В ходе работы студенту необходимо разработать, реализовать и отладить устройство управления с помощью набора XC3S200 на основе ПЛИС Spartan3 XC3S200 (или набора Nexys2 на основе ПЛИС XC3E-500).

Описание разрабатываемого устройства

В лабораторной работе необходимо разработать и реализовать на ПЛИС XC3S200 или XC3E-500 управляющий автомат схемного типа, обрабатывающий входное командное слово $C=\{C_0, \dots, C_{i-1}\}$ и осведомительные сигналы $U=\{U_0, \dots, U_{j-1}\}$, выдающий сигналы управления $V=\{V_0, \dots, V_{k-1}\}$ операционному блоку в соответствии с приведенной ниже логикой работы. Выбор набора (XC3S200 или Nexys2) определяется в соответствии с вариантом (см. индивидуальные задания).

При отладке устройства в работе используются наборы Xilinx XC3S200 (ПЛИС Spartan 3 типа XC3S200 ft256) или Nexys2 (ПЛИС XC3E-500 FG320), средства индикации, кнопочные и ползунковые переключатели, энергонезависимую память конфигурации ПЛИС и другие отладочные средства. Для автоматизации процесса проектирования в работе используется свободно распространяемая САПР Xilinx ISE 9.1 Web Pack.

На рисунке 6 показана схема отладки устройства управления с помощью отладочного набора XC3S200. Для задания входных сигналов применяются переключатели, имеющиеся на плате. Состояние осведомительных сигналов и командное слово удобно задавать с помощью восьми имеющихся ползунковых переключателей. В качестве синхросигнала целесообразно использовать выходной сигнал кнопочного переключателя. Индикация управляющих сигналов может быть осуществлена с помощью восьми имеющихся световых индикаторов и четырех 7-сегментных светодиодных индикаторов.

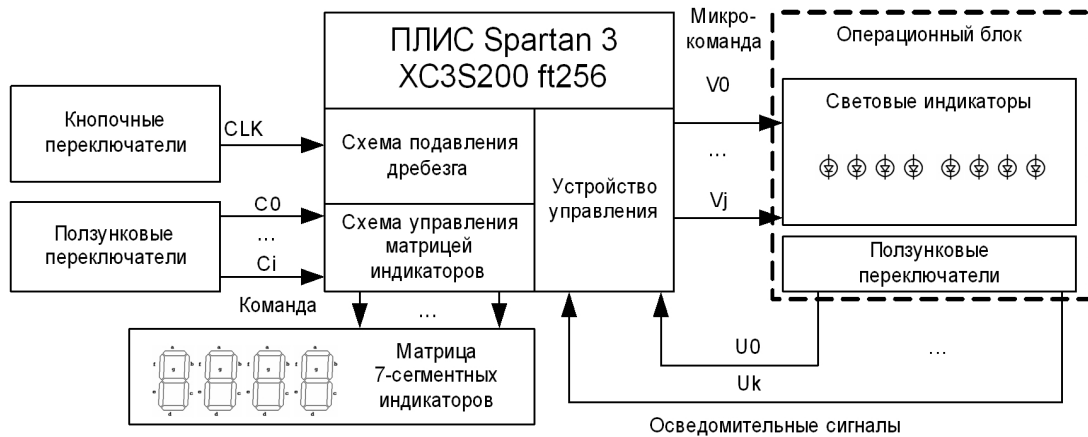


Рисунок 6 – Общая схема отладки устройств управления с помощью набора XILINX XC3S200.

К моменту нажатия на кнопку, используемую для задания синхросигнала, ползунковые переключатели должны находиться в одном из двух устойчивых состояний, что исключает искажение сигналов. При этом следует учитывать дребезг, появляющийся при работе кнопочного переключателя. Для исключения многократных срабатываний следует использовать стандартную схему подавления дребезга контактов, разработанную студентом по индивидуальному заданию в лабораторной работе 1.

При разработке устройства управления не следует учитывать разрядность операционных блоков. Времена задержек сигналов во всех комбинационных схемах считать меньшими периода синхросигнала.

Порядок выполнения лабораторной работы

Задание 1. В САПР Xilinx ISE 9.1 Web Pack создать проект описания устройства на основе ПЛИС Spartan 3 типа XC3S200 FT256 (набор XC3S200) или ПЛИС Spartan 3E-500 FG320 (набор Nexys 2).

Задание 2. По текстовому описанию индивидуального задания (выдаваемому преподавателем) разработать алгоритм функционирования устройства управления, выбрать тип управляющего автомата (синхронный или асинхронный автомат; автомат Мили, Мура, комбинированный; автомат с синхронным входом, синхронным выходом). Произвести кодирование состояний управляющего автомата. Разработать описание устройства управления на языке VHDL и включить его в проект.

Задание 3. Включить в проект VHDL описания устройств подавления дребезга и управления матрицей 7-сегментных индикаторов, разработанные в лабораторной работе №1.

Задание 4. Разработать тестовые воздействия для моделирования работы устройства. Выполнить функциональное моделирование устройства микропрограммного управления в модуле Xilinx ISE Simulator. Результаты моделирования занести в отчет. Синтезировать RTL-модель и технологическую модель устройства.

Задание 5. Для реализации частей разработанного устройства и последующей их отладки необходимо создать файл ограничений, содержащий назначение контактов целевой микросхемы. Назначение ресурсов отладочного набора выводам микросхемы приведено в таблице 6.

Таблица 6 – Назначения контактов микросхемы ресурсам отладочного набора

Номер контакта Набора XC3S200	Номер контакта Набора Nexys 2	Назначение
T9	B8	Глобальный тактовый сигнал GCLK0(50 МГц)
M13	H13	Сигнал от кнопки 3
L14	B18	Сигнал от кнопки 0
F12	G18	Ползунковый переключатель 0
G12	H18	Ползунковый переключатель 1
H14	K18	Ползунковый переключатель 2
H13	K17	Ползунковый переключатель 3
J14	L14	Ползунковый переключатель 4
J13	L13	Ползунковый переключатель 5
K14	N17	Ползунковый переключатель 6
K13	R17	Ползунковый переключатель 7
K12	J14	Светодиод 0
P14	J15	Светодиод 1
L12	K15	Светодиод 2
N14	K14	Светодиод 3
P13	E17	Светодиод 4
N12	P15	Светодиод 5
P12	F4	Светодиод 6
P11	R4	Светодиод 7

Задание 6. Выполнить автоматическое размещение и трассировку модели на кристалле ПЛИС типа XC3S200 FT256. Выполнить моделирование управляющего

устройства с учетом результатов размещения и трассировки в Xilinx ISE Simulator. Результаты моделирования занести в отчет. По результатам размещения и трассировки определить: максимальную частоту работы устройства управления, максимальную задержку от контакта до входа, максимальную задержку от входа до контакта.

Задание 6. С помощью отладочного набора XC3S200 и программы iMPACT выполнить программирование макетной ПЛИС. Провести тестирование разработанного устройства с использованием отладочного набора Xilinx XC3S200.

Примеры индивидуальных заданий

Номер варианта задания определяется по журналу подгруппы.

Вариант 1. Разработать устройство управления циклической FIFO памятью.

Отладочный набор: XC3S200.

Операционное устройство состоит из следующих блоков (Рисунок 7):

- регистрового файла;
- счетчика номера первого занятого регистра;
- счетчика номера первого свободного регистра;
- мультиплексора адреса;
- декодера выборки регистра;
- схемы контроля переполнения;
- схемы контроля опустошения.
- шинного формирователя.

Назначение линий в группах C, U и V поясняются в таблице:

Сигнал	Назначение
<i>Командное слово C</i>	
WE	Тип операции (чтение, запись)
CS	Сигнал выборки кристалла, инициализирующий операции
CKE	Сигнал разрешения синхросигнала/управление режимом энергосбережения
CLK	Сигнал синхронизации
<i>Осведомительные сигналы U</i>	
UOVF	Регистровый файл полон
UEMP	Регистровый файл пуст.
<i>Сигналы управления V</i>	
VWR	Разрешение записи данных
VWE	Тип операции
VCE	Строб увеличения адреса первого свободного
VCF	Строб увеличения адреса первого занятого
VRSEL	Сигнал разрешения выборки регистра

Сигнал	Назначение
VOE	Сигнал управления шинным формирователем
OVF	Сигнал уведомления об ошибке

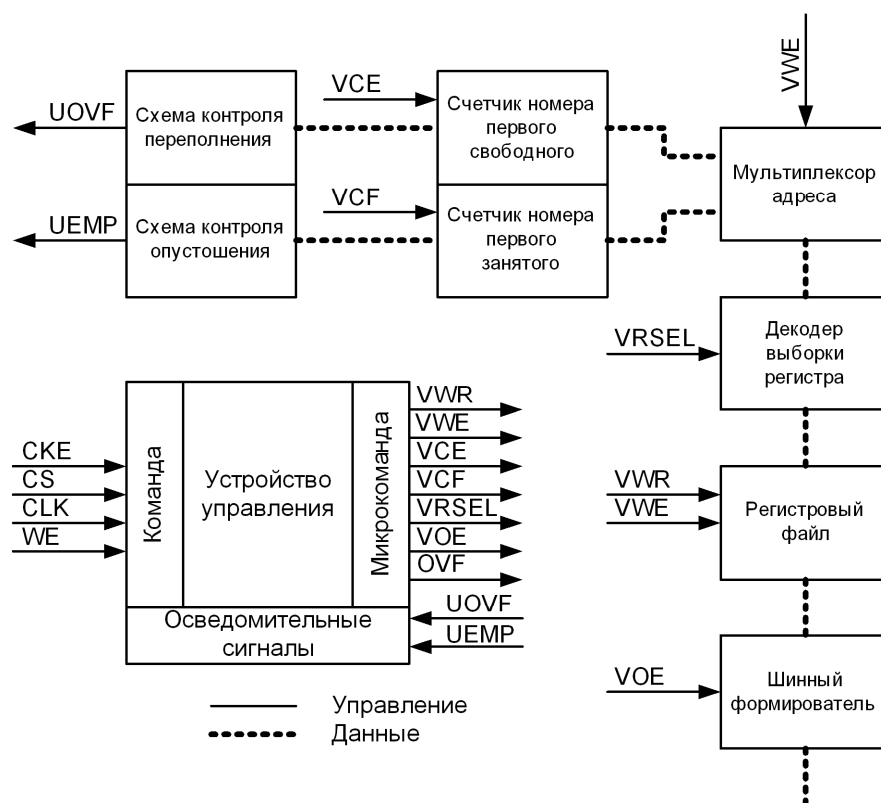


Рисунок 7. Пример организации циклической FIFO памяти.

Вариант 2. Разработать устройство управления блокируемой наборно-ассоциативной кэш-памятью со сквозной записью и FIFO алгоритмом замещения. Отладочный набор: Nexys 2.

Операционное устройство состоит из следующих блоков:

- двух регистровых файлов (банков);
- схемы сравнения тегов и выборки первого совпавшего;
- триггера, хранящего номер последнего использованного банка;
- регистра тега;
- регистра номера набора;
- дешифратора набора;
- регистра данных;
- шинного формирователя.

Назначение линий в группах C,U и V поясняются в таблице:

Сигнал	Назначение
<i>Командное слово C</i>	
WE	Тип операции (чтение, запись)
CS	Сигнал выборки кристалла, инициализирующий операции
CLK	Сигнал синхронизации
<i>Осведомительные сигналы U</i>	
UNIT1	Найдено совпадение тега в банке 1
UNIT2	Найдено совпадение тега в банке 2
<i>Сигналы управления V</i>	
VLD	Разрешение записи данных
VLA	Разрешение записи тега и набора
VWE	Тип операции
VBN	Сигнал управления триггером банка
VRSEL	Сигнал разрешения выборки регистра
VHIT	Сигнал уведомления об нахождении данных
VOE	Сигнал управления шинным формирователем

Вариант 3. Разработать устройство управления аппаратным стеком. Отладочный набор: XC3S200.

Операционное устройство состоит из следующих блоков:

- регистрового файла;
- счетчика указателя стека;
- счетчика номера первого свободного регистра;
- декодера выборки регистра;
- схемы контроля переполнения;
- схемы контроля опустошения.
- шинного формирователя

Назначение линий в группах C,U и V поясняются в таблице:

Сигнал	Назначение
<i>Командное слово C</i>	
WE	Тип операции (чтение, запись)
CS	Сигнал выборки кристалла, инициализирующий операции
CKE	Сигнал разрешения синхросигнала
CLK	Сигнал синхронизации
<i>Осведомительные сигналы U</i>	
UOVF	Стек полон
UEMP	Стек пуст
<i>Сигналы управления V</i>	
VWR	Разрешение записи данных
VWE	Тип операции
VPUSH	Строб увеличения указателя стека
VPOP	Строб уменьшения указателя стека

Сигнал	Назначение
VLRSEL	Сигнал разрешения выборки регистра
VOE	Сигнал управления шинным формирователем
OVF	Сигнал уведомления об ошибке

Содержание отчета

- Отчет о выполнении домашнего задания, содержащий:
 1. Исходное задание для проведения лабораторной работы.
 2. Схема алгоритма работы устройства.
 3. Диаграмма переходов состояний управляющего автомата.
 4. Листинг VHDL описания управляющего автомата.
- Диаграмму функционального тестирования автомата.
- Таблица с результатами тестирования макета устройства.

Контрольные вопросы

1. Назовите этапы проектирования цифровых устройств с использованием ПЛИС.
2. Какие способы описания устройств используются в САПР Xilinx ISE 9.1.
3. Перечислите стадии конструкторско-технологического этапа проектирования с использованием ПЛИС.
4. На каких стадиях проектирования с использованием ПЛИС используется моделирование.

Список литературы

1. Попов А.Ю. Проектирование цифровых устройств с использованием ПЛИС: Учеб. пособие. — М.: Изд-во МГТУ им. Н.Э. Баумана, 2009.
2. Угрюмов Е. П. Цифровая схемотехника: Учеб. Пособие для вузов. – 2-е изд., перераб. и доп. – СПб.: БХВ-Петербург, 2004. – 800 с.: ил.
3. Грушвицкий Р. И., Мурсаев А. Х., Угрюмов Е. П. Проектирование систем на микросхемах с программируемой структурой, БХВ-Петербург, 2006, 708 с.
4. Spartan-3 FPGA Family: Complete Data Sheet. Xilinx Inc.
5. Xilinx ISE Guide (HTML Book). Xilinx Inc.
6. Xilinx ISE 9 Software Manuals
7. Spartan-3 Starter Kit Board User Guide (www.digilentinc.com)

8. Nexys 2 Board User Guide (www.digilentinc.com)
9. В. Зотов Инструментальный комплект Spartan3 Starter Kit