

**МЕТОДИЧЕСКИЕ УКАЗАНИЯ
ПО ВЫПОЛНЕНИЮ ДОМАШНЕГО ЗАДАНИЯ ПО КУРСУ «ОРГАНИЗАЦИЯ
ЭВМ»**

В ходе выполнения домашнего задания необходимо разработать устройство управления схемного типа, обрабатывающий входное командное слово $C=\{C_0, \dots, C_{i-1}\}$ и осведомительные сигналы $U=\{U_0, \dots, U_{j-1}\}$, выдающий сигналы управления $V=\{V_0, \dots, V_{k-1}\}$ операционному блоку в соответствии с приведенной в Приложении 1 логикой работы.

Домашнее задание выполняется в несколько этапов.

Этап 1.

А. По текстовому описанию операционного устройства и групп сигналов, приведенных в индивидуальных заданиях (см. Приложение 1) разработать алгоритм функционирования устройства управления схемного типа. Схему алгоритма с указанием управляющих сигналов и осведомительных сигналов представить в отчете.

Б. Выбрать тип управляющего автомата (синхронный или асинхронный автомат; автомат Мили, Мура, комбинированный; автомат с синхронным входом, синхронным выходом, микропрограммный автомат или автомат схемного типа). Выбор обосновать.

В. Произвести кодирование состояний управляющего автомата. Составить схему переходов/состояний полученного автомата. Схему представить в отчете.

Этап 2.

А. Разработать описание устройства управления на языке VHDL, для чего использовать приведенные в Приложении 2 шаблоны для автоматов Мили и Мура, а также модуль описания цифровых автоматов StateCad, входящий в состав САПР Xilinx ISE 9.1.

Б. Выполнить моделирование полученного устройства в САПР Xilinx ISE 9.1. Результаты моделирования представить в отчете.

Содержание отчета

1. Исходное задание для проведения лабораторной работы.
2. Схема алгоритма работы устройства.
3. Диаграмма переходов состояний управляющего автомата.

4. Листинг VHDL описания управляющего автомата.

ПРИЛОЖЕНИЕ 1

Варианты индивидуальных заданий для выполнения домашнего задания по курсу «Организация ЭВМ».

1. Разработать устройство управления синхронной динамической памятью, обеспечивающее управление чтением и записью запоминающего массива. Отладочный набор: Nexys 2.

Операционное устройство состоит из следующих блоков:

- массива динамической памяти типа 2DM;
- регистра адреса строки;
- дешифратора адреса строки;
- регистра адреса столбца;
- буфера строки;
- мультиплексора выборки столбца;
- регистра данных;
- шинный формирователь.

Назначение линий в группах C,U и V поясняются в таблице:

Сигнал	Назначение
<i>Командное слово C</i>	
WE	Тип операции (чтение, запись)
RAS	Строб разрешения адреса строки
CAS	Строб разрешения адреса столбца
CS	Сигнал выборки кристалла, инициализирующий операции
DQM	Сигнал маскирования входных данных
CKE	Сигнал разрешения синхросигнала/управление режимом энергосбережения
CLK	Сигнал синхронизации
<i>Осведомительные сигналы U</i>	
-	-
<i>Сигналы управления V</i>	
VRAS	Разрешение записи адреса строки
VCAS	Разрешение записи адреса столбца
VWE	Сигнал типа операции
VCBR	Сигнал разрешения выборки строки
VWBR	Сигнал разрешения выборки столбца

VPR	Сигнал разрешения перезаряда линий считывания
VDQM	Сигнал управления шинным формирователем

2. Разработать устройство управления циклической FIFO памятью.
Отладочный набор: XC3S200.

Операционное устройство состоит из следующих блоков:

- регистрового файла;
- счетчика номера первого занятого регистра;
- счетчика номера первого свободного регистра;
- мультиплексора адреса;
- декодера выборки регистра;
- схемы контроля переполнения;
- схемы контроля опустошения.
- шинного формирователя

Назначение линий в группах C,U и V поясняются в таблице:

Сигнал	Назначение
<i>Командное слово C</i>	
WE	Тип операции (чтение, запись)
CS	Сигнал выборки кристалла, инициализирующий операции
CKE	Сигнал разрешения синхросигнала/управление режимом энергосбережения
CLK	Сигнал синхронизации
<i>Осведомительные сигналы U</i>	
UOVF	Регистровый файл полон
UEMP	Регистровый файл пуст.
<i>Сигналы управления V</i>	
VWR	Разрешение записи данных
VWE	Тип операции
VCE	Строб увеличения адреса первого свободного
VCF	Строб увеличения адреса первого занятого
VRSEL	Сигнал разрешения выборки регистра
VOE	Сигнал управления шинным формирователем
OVF	Сигнал уведомления об ошибке

3. Разработать устройство управления блокируемой наборно-ассоциативной кэш-памятью со сквозной записью и FIFO алгоритмом замещения. Отладочный набор: XC3S200.

Операционное устройство состоит из следующих блоков:

- двух регистровых файлов (банков);

- схемы сравнения тегов и выборки первого совпавшего;
- триггера, хранящего номер последнего использованного банка;
- регистра тега;
- регистра номера набора;
- дешифратора набора;
- регистра данных;
- шинного формирователя.

Назначение линий в группах C,U и V поясняются в таблице:

Сигнал	Назначение
<i>Командное слово C</i>	
WE	Тип операции (чтение, запись)
CS	Сигнал выборки кристалла, инициализирующий операции
CLK	Сигнал синхронизации
<i>Осведомительные сигналы U</i>	
UNIT1	Найдено совпадение тега в банке 1
UNIT2	Найдено совпадение тега в банке 2
<i>Сигналы управления V</i>	
VLD	Разрешение записи данных
VLA	Разрешение записи тега и набора
VWE	Тип операции
VBN	Сигнал управления триггером банка
VRSEL	Сигнал разрешения выборки регистра
VOE	Сигнал управления шинным формирователем
HIT	Сигнал уведомления об нахождении данных

4. Разработать устройство управления аппаратным стеком. Отладочный набор: Nexys 2.

Операционное устройство состоит из следующих блоков:

- регистрового файла;
- счетчика указателя стека;
- счетчика номера первого свободного регистра;
- декодера выборки регистра;
- схемы контроля переполнения;
- схемы контроля опустошения.
- шинного формирователя

Назначение линий в группах C,U и V поясняются в таблице:

Сигнал	Назначение
<i>Командное слово C</i>	

WE	Тип операции (чтение, запись)
CS	Сигнал выборки кристалла, инициализирующий операции
CKE	Сигнал разрешения синхросигнала
CLK	Сигнал синхронизации
<i>Осведомительные сигналы U</i>	
UOVF	Стек полон
UEMP	Стек пуст
<i>Сигналы управления V</i>	
VWR	Разрешение записи данных
VWE	Тип операции
VPUSH	Строб увеличения указателя стека
VPOP	Строб уменьшения указателя стека
VLRSEL	Сигнал разрешения выборки регистра
VOE	Сигнал управления шинным формирователем
OVF	Сигнал уведомления об ошибке

5. Разработать устройство управления блокируемой полностью ассоциативной кэш-памятью с обратной записью и FIFO алгоритмом замещения. Отладочный набор: XC3S200.

Операционное устройство состоит из следующих блоков:

- регистрового файла;
- схемы сравнения тегов и выборки первого совпавшего;
- счетчика номера последнего регистра;
- дешифратора регистра;
- входного регистра адреса;
- входного регистра данных;
- выходного регистра адреса;
- выходного регистра данных;
- шинного формирователя.

Назначение линий в группах C,U и V поясняются в таблице:

Сигнал	Назначение
<i>Командное слово C</i>	
WE	Тип операции (чтение, запись)
CS	Сигнал выборки кристалла, инициализирующий операции
CLK	Сигнал синхронизации
<i>Осведомительные сигналы U</i>	
UNIT	Найдено совпадение тега
<i>Сигналы управления V</i>	
VLD	Разрешение записи входных данных
VLA	Разрешение записи входного адреса

VSD	Разрешение записи выходных данных и адреса
VWE	Тип операции
VCNT	Сигнал увеличения номера последнего регистра
VRSEL	Сигнал разрешения выборки регистра
VOE	Сигнал управления шинным формирователем
HIT	Сигнал уведомления об нахождении данных

6. Разработать устройство диспетчеризации заявок на исполнительные устройства. Отладочный набор: XC3S200.

Операционное устройство состоит из следующих блоков:

- ассоциативной памяти заявок;
- регистра заявки;
- двух FIFO буферов готовых к исполнению заявок для двух исполнительных устройств;
- два порта запуска (регистров распределенных заявок).

Назначение линий в группах C,U и V поясняются в таблице:

Сигнал	Назначение
<i>Командное слово C</i>	
CLK	Сигнал синхронизации
<i>Осведомительные сигналы U</i>	
UNIT	Найдена готовая заявка
UTYPE	Тип заявки
UB0OVF	Буфер 0 переполнен
UB0EMP	Буфер 0 пуст
UB1OVF	Буфер 1 переполнен
UB1EMP	Буфер 1 пуст
UP0RDY	Порт 0 свободен
UP1RDY	Порт 1 свободен
<i>Сигналы управления V</i>	
VFND	Поиск готовой заявки
VWR	Разрешение записи заявки в регистр заявки
VPUSH0	Запись заявки в буфер 0
VPUSH1	Запись заявки в буфер 1
VPOP0	Выдача заявки в порт запуска 0
VPOP1	Выдача заявки в порт запуска 1
VPORT0	Разрешение записи заявки в порт 0
VPORT1	Разрешение записи заявки в порт 1

7. Разработать устройство управление блоком умножения чисел с плавающей запятой. Отладочный набор: Nexys 2.

Операционное устройство состоит из следующих блоков:

- сдвигового регистра мантиссы операнда 1 и результата;
- счетчика порядка операнда 1 и результата;
- регистра мантиссы операнда 2;
- регистра порядка операнда 2;
- схемы сравнения порядков;
- матричного умножителя;
- комбинационных схем анализа потери значимости, переполнения и нормализации.

Назначение линий в группах C,U и V поясняются в таблице:

Сигнал	Назначение
<i>Командное слово C</i>	
CS	Сигнал выборки кристалла, инициализирующий операции
CLK	Сигнал синхронизации
<i>Осведомительные сигналы U</i>	
MZ	Мантисса операнда 1 или мантисса операнда 2 равны нулю
POVF	Переполнение порядка результата
PNEG	Потеря значимости
P1GRP2	$P1 > P2$: результат сравнения порядков
RNORM	Результат нормализован
<i>Сигналы управления V</i>	
VWE	Разрешение записи регистров операндов и результата
VREZ	Разрешение записи результата в регистр операнда 1
VSL1	Разрешение сдвига влево мантиссы результата и декрементации результата
VMUL	Умножить мантиссы, определить порядок результата
ERR	Сигнал уведомления об ошибке

8. Разработать устройство управление блоком сложения чисел с плавающей запятой. Отладочный набор: XC3S200.

Операционное устройство состоит из следующих блоков:

- сдвигового регистра мантиссы операнда 1 и результата;
- счетчика порядка операнда 1 и результата;
- сдвигового регистра мантиссы операнда 2;
- счетчика порядка операнда 2;
- схемы сравнения порядков;
- сумматора;
- комбинационных схем анализа потери значимости, переполнения и нормализации.

Назначение линий в группах C,U и V поясняются в таблице:

Сигнал	Назначение
<i>Командное слово С</i>	
CS	Сигнал выборки кристалла, инициализирующий операции
CLK	Сигнал синхронизации
<i>Осведомительные сигналы U</i>	
M1Z	Мантисса операнда 1 равна нулю
M2Z	Мантисса операнда 2 равна нулю
POVF	Переполнение порядка результата
PNEG	Потеря значимости
P1GRP2	$P1 > P2$: результат сравнения порядков
RNORM	Результат нормализован
<i>Сигналы управления V</i>	
VWE	Разрешение записи регистров операндов
VREZ	Разрешение записи результата в регистр операнда 1
VSR1	Разрешение сдвига вправо мантиссы операнда 1 и инкрементации порядка 1
VSL1	Разрешение сдвига влево мантиссы операнда 1 и декрементации порядка 1
VSR2	Разрешение сдвига вправо мантиссы операнда 2 и инкрементации порядка 2
VADD	Сложить мантиссы
ERR	Сигнал уведомления об ошибке

9. Разработать устройство управление блоком деления чисел с плавающей запятой. Отладочный набор: XC3S200.

Операционное устройство состоит из следующих блоков:

- сдвигового регистра мантиссы делителя и результата;
- счетчика порядка делителя и результата;
- регистра мантиссы делимого;
- регистра порядка делимого;
- схемы сравнения порядков;
- схемы деления;
- комбинационных схем анализа потери значимости, переполнения и нормализации.

Назначение линий в группах C,U и V поясняются в таблице:

Сигнал	Назначение
<i>Командное слово С</i>	
CS	Сигнал выборки кристалла, инициализирующий операции
CLK	Сигнал синхронизации
<i>Осведомительные сигналы U</i>	
MRZDZ	Мантисса делителя равна нулю

MDZ	Мантисса делимого равна нулю
POVF	Переполнение порядка результата
PNEG	Потеря значимости
P1GRP2	П1>П2: результат сравнения порядков
RNORM	Результат нормализован
<i>Сигналы управления V</i>	
VWE	Разрешение записи регистров операндов и результата
VREZ	Разрешение записи результата в регистр делителя
VSL1	Разрешение сдвига влево мантиссы результата и декрементации порядка результата
VDIV	Умножить мантиссы, определить порядок результата
ERR	Сигнал уведомления об ошибке

10. Разработать устройство управления полностью ассоциативным буфером быстрого страничного преобразования. Отладочный набор: Nexys 2.

Операционное устройство состоит из следующих блоков:

- регистрового файла;
- схемы сравнения тегов и выборки первого совпавшего;
- счетчика номера последнего регистра;
- дешифратора регистра;
- регистра логического адреса;
- регистра физического адреса данных;
- шинного формирователя.

Назначение линий в группах C,U и V поясняются в таблице:

Сигнал	Назначение
<i>Командное слово C</i>	
WE	Тип операции (чтение, запись)
CS	Сигнал выборки кристалла, инициализирующий операции
CLK	Сигнал синхронизации
<i>Осведомительные сигналы U</i>	
UNIT	Найдено совпадение тега
<i>Сигналы управления V</i>	
VLD	Разрешение записи данных
VLA	Разрешение записи адреса
VWE	Тип операции
VCNT	Строб разрешения инкрементации счетчика
VRSEL	Сигнал разрешения выборки регистра
VOE	Сигнал управления шинным формирователем
HIT	Сигнал уведомления об нахождении данных

11 Разработать устройство управления блоком предсказания направления ветвления. Отладочный набор: XC3S200.

Операционное устройство состоит из следующих блоков:

- регистрового файла;
- схемы сравнения тегов и выборки первого совпавшего;
- счетчика номера последнего использованного регистра;
- дешифратора регистра;
- регистра физического адреса;
- регистра предыстории переходов;
- схемы анализа и модификации предыстории ветвлений;
- шинного формирователя.

Сигнал	Назначение
<i>Командное слово C</i>	
WE	Тип операции (чтение, запись)
CS	Сигнал выборки кристалла, инициализирующий операции
CLK	Сигнал синхронизации
<i>Осведомительные сигналы U</i>	
UHIT	Найдено совпадение тега
UBRPR	Переход предсказан
<i>Сигналы управления V</i>	
VLA	Разрешение записи адреса
VLH	Разрешение записи предыстории
VHM	Разрешение предсказания и модификации
VWE	Тип операции
VCNT	Строб разрешения инкрементации счетчика
VRSEL	Сигнал разрешения выборки регистра
VOE	Сигнал управления шинным формирователем
BRPR	Информация о предсказании

12. Разработать устройство управления буфером упорядоченного чтения памяти (FIFO буфера с возможностью чтения по ассоциативному признаку).

Отладочный набор: XC3S200.

Операционное устройство состоит из следующих блоков:

- регистрового файла;
- схемы сравнения тегов и выборки первого совпавшего;
- счетчика номера первого занятого регистра;
- счетчика номера первого свободного регистра;
- дешифратора регистра;

- входных регистров адреса и данных;
- выходных регистров адреса и данных;
- схемы контроля переполнения и опустошения FIFO буфера;

Назначение линий в группах C,U и V поясняются в таблице:

Сигнал	Назначение
<i>Командное слово C</i>	
WE	Тип операции (чтение, запись)
NOSTORE	Ассоциативный поиск разрешен
CS	Сигнал выборки кристалла, инициализирующий операции
CLK	Сигнал синхронизации
<i>Осведомительные сигналы U</i>	
UNIT	Найдено совпадение тега
UOVF	Регистровый файл полон
UEMP	Регистровый файл пуст.
<i>Сигналы управления V</i>	
VLD	Разрешение записи входных данных и адреса
VWE	Тип операции
VWR	Разрешение записи данных в регистровый файл
VSD	Разрешение записи выходных данных и адреса
VCE	Строб увеличения адреса первого свободного
VCF	Строб увеличения адреса первого занятого
VFIFO	Сигнал разрешения FIFO/ассоциативного чтения
OVF	Сигнал уведомления об ошибке

13. Разработать устройство управления буфером упорядоченной записи в память (полностью ассоциативного буферного запоминающего устройства с возможностью принудительного вытеснения). Отладочный набор: Nexys 2.

Операционное устройство состоит из следующих блоков:

- регистрового файла;
- схемы сравнения тегов и выборки первого совпавшего или свободного;
- входного регистра адреса;
- входного регистра данных;
- выходных регистров адреса и данных;
- схемы контроля переполнения и опустошения FIFO буфера;

Назначение линий в группах C,U и V поясняются в таблице:

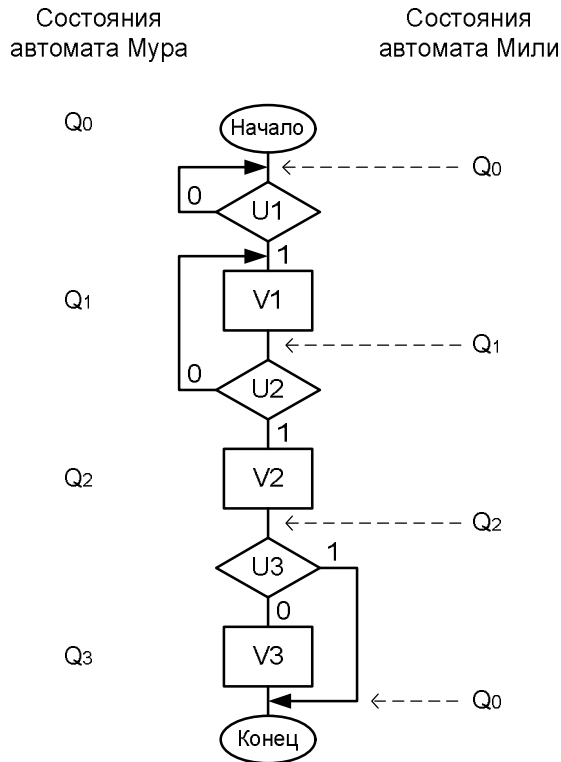
Сигнал	Назначение
<i>Командное слово C</i>	
WE	Тип операции (чтение, запись)

STORE	Тип чтения: вытеснение/ассоциативный поиск без вытеснения
CS	Сигнал выборки кристалла, инициализирующий операции
CLK	Сигнал синхронизации
<i>Осведомительные сигналы U</i>	
UHIT	Найдено совпадение тега
UOVF	Регистровый файл полон
UEMP	Регистровый файл пуст.
<i>Сигналы управления V</i>	
VLD	Разрешение записи входных данных
VLA	Разрешение записи входного адреса
VWR	Разрешение записи данных в регистровый файл
VSD	Разрешение записи выходных данных и адреса
VFE	Способ выборки: выборка по тегу (адресу)/выборка первого свободного
VRST	Разрешение вытеснения выбранного регистра из регистрового файла
HIT	Уведомление об нахождении данных
ERR	Уведомление об ошибке

ПРИЛОЖЕНИЕ 2

Пример синтеза устройства управления с жесткой логикой на основе автоматов Мили и Мура

Алгоритм работы устройства управления:



Пример описания автомата Мура на языке VHDL (вариант с синхронными входами и выходами)

```

LIBRARY ieee;
USE ieee.std_logic_1164.all;
USE ieee.std_logic_arith.all;
ENTITY control_unit IS
    PORT(
        U : IN      std_logic_vector ( 3 DOWNTO 1 );
        clk : IN     std_logic;
        rst : IN     std_logic;
        V : OUT     std_logic_vector ( 3 DOWNTO 1 ) );
END control_unit;
ARCHITECTURE moore OF control_unit IS
    TYPE STATE_TYPE IS (s0, s1,s2,s3);
    SIGNAL current_state : STATE_TYPE;
BEGIN
    clocked_proc : PROCESS (clk, rst)
    BEGIN
        IF (rst = '0') THEN
            current_state <= s0;
        ELSIF (clk'EVENT AND clk = '1') THEN
            CASE current_state IS
                WHEN s0 =>
                    V(3 downto 1) <= (others => '0');
                    IF (U(1)='1') THEN current_state <= s1;
                    ELSE current_state <= s0; END IF;
            
```

```

        WHEN s1 =>
            V<= "001";
            IF (U(2) = '1') THEN current_state <= s2;
            ELSE current_state <= s1; END IF;
        WHEN s2 =>
            V <= "010";
            IF (U(3) = '0') THEN current_state <= s3;
            ELSE current_state <= s0; END IF;
        WHEN s3 =>
            V <= "100";
            current_state <= s0;
        WHEN OTHERS =>
            current_state <= s0;
    END CASE;
END IF;
END PROCESS clocked_proc;
END moore;

```

Пример описания автомата Мили на языке VHDL (вариант с синхронными входами и выходами)

```

LIBRARY ieee;
USE ieee.std_logic_1164.all;
USE ieee.std_logic_arith.all;
ENTITY control_unit IS
    PORT(
        U   : IN      std_logic_vector ( 3 DOWNTO 1 );
        clk : IN      std_logic;
        rst : IN      std_logic;
        V   : OUT     std_logic_vector ( 3 DOWNTO 1 ) );
END control_unit;
ARCHITECTURE mielie OF control_unit IS
    TYPE STATE_TYPE IS (s0, s1,s2,s3);
    SIGNAL current_state : STATE_TYPE;
BEGIN
    clocked_proc : PROCESS (clk, rst)
    BEGIN
        IF (rst = '0') THEN
            current_state <= s0;
        ELSIF (clk'EVENT AND clk = '1') THEN
            CASE current_state IS
                WHEN s0 =>
                    IF (U(1)='1') THEN
                        V<="001";
                        current_state <= s1;
                    ELSIF (U(1) = '0') THEN
                        V(3 downto 1) <= (others => '0');
                        current_state <= s0;
                    ELSE
                        current_state <= s0;
                    END IF;
                WHEN s1 =>
                    IF (U(2) = '1') THEN
                        V <= "010";
                        current_state <= s2;
                    ELSE
                        current_state <= s1;
                    END IF;
                WHEN s2 =>
                    IF (U(3) = '1') THEN
                        V <= "000";
                        current_state <= s0;
                    ELSIF (U(3) = '0') THEN

```

```
        V <= "100";
        current_state <= s0;
    ELSE
        current_state <= s2;
    END IF;
WHEN OTHERS =>
    current_state <= s0;
END CASE;
END IF;
END PROCESS clocked_proc;
END mielie;
```